

INPUT VIDEO	1/2 FRAME DELAYED MUX INPUT	REAL TIME MUX INPUT	MUX OUTPUT	DISPLAY RESULT (→ = OVERWRITES)	SEQUENCE
P1/L1	NULL	P1/L1	NULL	NULL	A
P1/L2	NULL	P1/L2	NULL	NULL	
○	○	○	○		
P1/L240	NULL	P1/L240	NULL	NULL	
P1/L241	P1/L1	P1/L241	P1/L1	P1/L1→NULL	
—	—	—	P1/L241	P1/L241→NULL	
P1/L242	P1/L2	P1/L242	P1/L2	P1/L2→NULL	
—	—	—	P1/L242	P1/L242→NULL	
P1/L243	P1/L3	P1/L243	P1/L3	P1/L3→NULL	
—	—	—	P1/L243	P1/L243→NULL	
○	○	○	○	○	
P1/L480	P1/L240	P1/L480	P1/L240	P1/L240→NULL	
—	—	—	P1/L480	P1/L480→NULL	
P2/L1	P1/L241	P2/L1	P2/L1	P2/L1→P1/L1	B
—	—	—	P1/L241	P1/L241→P1/L241	
P2/L2	P1/L242	P2/L2	P2/L2	P2/L2→P1/L2	
—	—	—	P1/L242	P1/L242→P1/L242	
○	○	○	○	○	
P2/L240	P1/L480	P2/L240	P2/L240	P2/L240→P1/L240	
—	—	—	P1/L480	P1/L480→P1/L480	C
P2/L241	P2/L1	P2/L241	P2/L1	P2/L1→P2/L1	
—	—	—	P2/L241	P2/L241→P1/L241	
P2/L242	P2/L2	P2/L242	P2/L2	P2/L2→P2/L2	
—	—	—	P2/L242	P2/L242→P1/L242	
○	○	○	○	○	
P2/L480	P2/L240	P2/L480	P2/L240	P2/L240→P1/L240	D
—	—	—	P2/L480	P2/L480→P1/L480	
P3/L1	P2/L241	P3/L1	P3/L1	P3/L1→P2/L1	
—	—	—	P2/L241	P2/L241→P2/L241	
P3/L2	P2/L242	P3/L2	P3/L2	P3/L2→P2/L2	
—	—	—	P2/L242	P2/L242→P2/L242	
○	○	○	○	○	E
P3/L240	P2/L480	P3/L240	P3/L240	P3/L240→P2/L240	
—	—	—	P2/L480	P2/L480→P2/L480	
P3/L241	P3/L1	P3/L241	P3/L1	P3/L1→P3/L1	
—	—	—	P3/L241	P3/L241→P2/L241	
P3/L242	P3/L2	P3/L242	P3/L2	P3/L2→P3/L2	
—	—	—	P3/L242	P3/L242→P2/L242	F
○	○	○	○	○	
P3/L480	P3/L240	P3/L480	P3/L240	P3/L240→P3/L240	
—	—	—	P3/L480	P3/L480→P2/L480	
P4/L1	P3/L241	P4/L1	P4/L1	P4/L1→P3/L1	
—	—	—	P3/L241	P3/L241→P3/L241	
P4/L2	P3/L242	P4/L2	P4/L2	P4/L2→P3/L2	
—	—	—	P3/L242	P3/L242→P3/L242	
○	○	○	○	○	
P4/L240	P3/L480	P4/L240	P4/L240	P4/L240→P3/L240	
—	—	—	P3/L480	P3/L480→P3/L480	

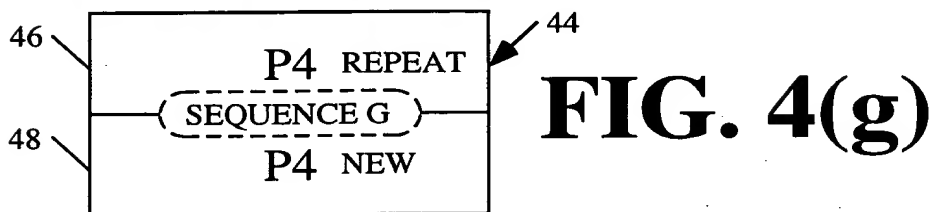
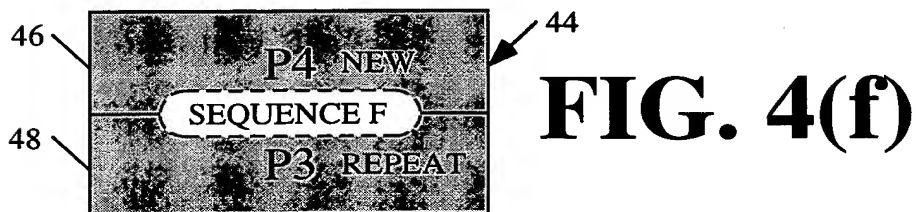
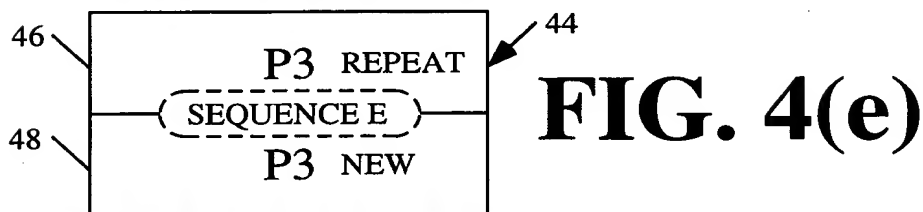
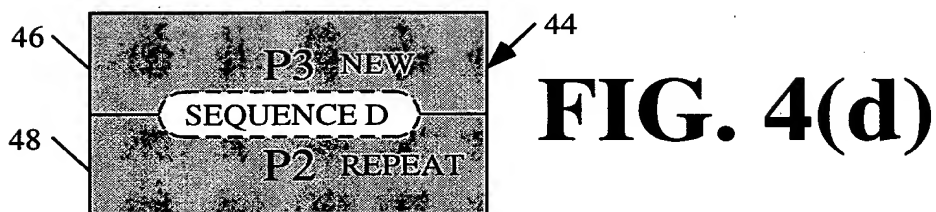
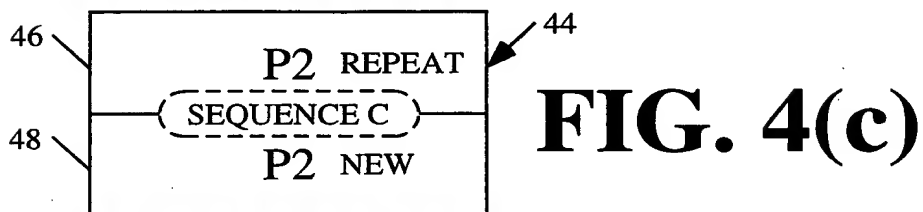
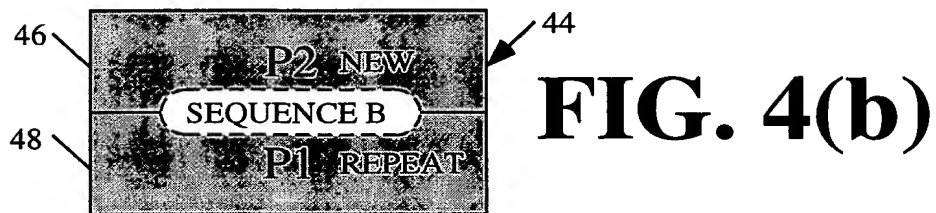
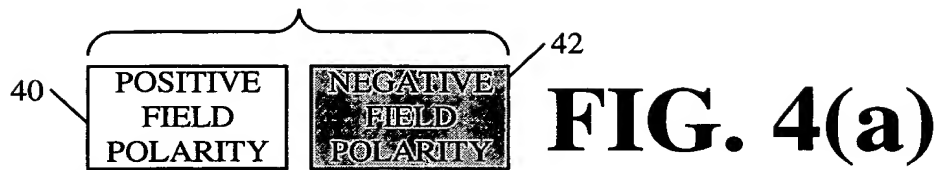
FIG. 2(a)

INPUT VIDEO	1/2 FRAME DELAYED MUX INPUT	REAL TIME MUX INPUT	MUX OUTPUT	DISPLAY RESULT (→ = OVERWRITES)	SEQUENCE
P1/L1	NULL	P1/L1	NULL	NULL	A
P1/L2	NULL	P1/L2	NULL	NULL	
○	○	○	○		
P1/L240	NULL	P1/L240	NULL	NULL	
P1/L241	P1/L1	P1/L241	P1/L241	P1/L241→NULL	
—	—	—	P1/L1	P1/L1→NULL	
P1/L242	P1/L2	P1/L242	P1/L242	P1/L242→NULL	
—	—	—	P1/L2	P1/L2→NULL	
P1/L243	P1/L3	P1/L243	P1/L243	P1/L243→NULL	
—	—	—	P1/L3	P1/L3→NULL	
○	○	○	○	○	
P1/L480	P1/L240	P1/L480	P1/L480	P1/L480→NULL	
—	—	—	P1/L240	P1/L240→NULL	B
P2/L1	P1/L241	P2/L1	P2/L1	P2/L1→P1/L1	
—	—	—	P1/L241	P1/L241→P1/L241	
P2/L2	P1/L242	P2/L2	P2/L2	P2/L2→P1/L2	
—	—	—	P1/L242	P1/L242→P1/L242	
○	○	○	○	○	
P2/L240	P1/L480	P2/L240	P2/L240	P2/L240→P1/L240	C
—	—	—	P1/L480	P1/L480→P1/L480	
P2/L241	P2/L1	P2/L241	P2/L241	P2/L241→P1/L241	
—	—	—	P2/L1	P2/L1→P2/L1	
P2/L242	P2/L2	P2/L242	P2/L242	P2/L242→P1/L242	
—	—	—	P2/L2	P2/L2→P2/L2	
○	○	○	○	○	D
P2/L480	P2/L240	P2/L480	P2/L480	P2/L480→P1/L480	
—	—	—	P2/L240	P2/L240→P1/L240	
P3/L1	P2/L241	P3/L1	P3/L1	P3/L1→P2/L1	
—	—	—	P2/L241	P2/L241→P2/L241	
P3/L2	P2/L242	P3/L2	P3/L2	P3/L2→P2/L2	
—	—	—	P2/L242	P2/L242→P2/L242	E
○	○	○	○	○	
P3/L240	P2/L480	P3/L240	P3/L240	P3/L240→P2/L240	
—	—	—	P2/L480	P2/L480→P2/L480	
P3/L241	P3/L1	P3/L241	P3/L241	P3/L241→P2/L241	
—	—	—	P3/L1	P3/L1→P3/L1	
P3/L242	P3/L2	P3/L242	P3/L242	P3/L242→P2/L242	F
—	—	—	P3/L2	P3/L2→P3/L2	
○	○	○	○	○	
P3/L480	P3/L240	P3/L480	P3/L480	P3/L480→P2/L480	
—	—	—	P3/L240	P3/L240→P3/L240	
P4/L1	P3/L241	P4/L1	P4/L1	P4/L1→P3/L1	
—	—	—	P3/L241	P3/L241→P3/L241	
P4/L2	P3/L242	P4/L2	P4/L2	P4/L2→P3/L2	
—	—	—	P3/L242	P3/L242→P3/L242	
○	○	○	○	○	
P4/L240	P3/L480	P4/L240	P4/L240	P4/L240→P3/L240	
—	—	—	P3/L480	P3/L480→P3/L480	

FIG. 2(b)

SEQUENCE	PORTION OF PICTURE	ACTION ON DISPLAY (AT $4f_H$)	NEW OR REPEAT	TOP/BOTTOM REFERENCE SYMBOLS
A	TOP HALF	WRITE TOP P1	NEW	
	BOTTOM HALF	WRITE BOTTOM P1	NEW	$\alpha 1$
B	TOP HALF	WRITE TOP P2	NEW	$\beta 1$
	BOTTOM HALF	WRITE BOTTOM P1	REPEAT	$\alpha 2$
C	TOP HALF	WRITE TOP P2	REPEAT	$\beta 2$
	BOTTOM HALF	WRITE BOTTOM P2	NEW	$\gamma 1$
D	TOP HALF	WRITE TOP P3	NEW	$\delta 1$
	BOTTOM HALF	WRITE BOTTOM P2	REPEAT	$\gamma 2$
E	TOP HALF	WRITE TOP P3	REPEAT	$\delta 2$
	BOTTOM HALF	WRITE BOTTOM P3	NEW	$\epsilon 1$
F	TOP HALF	WRITE TOP P4	NEW	$\zeta 1$
	BOTTOM HALF	WRITE BOTTOM P3	REPEAT	$\epsilon 2$
G	TOP HALF	WRITE TOP P4	REPEAT	$\zeta 2$
	BOTTOM HALF	WRITE BOTTOM P4	NEW	$\eta 1$
H	TOP HALF	WRITE TOP P5	NEW	$\theta 1$
	BOTTOM HALF	WRITE BOTTOM P4	REPEAT	$\eta 2$
I	TOP HALF	WRITE TOP P5	REPEAT	$\theta 2$
	BOTTOM HALF	WRITE BOTTOM P5	NEW	

FIG. 3



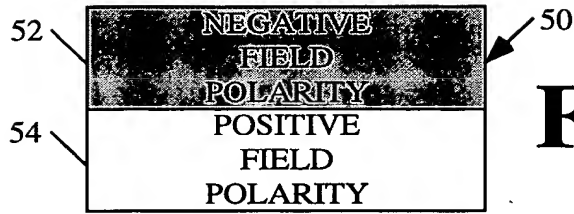


FIG. 5(a)

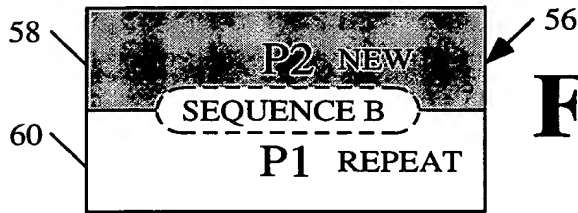


FIG. 5(b)

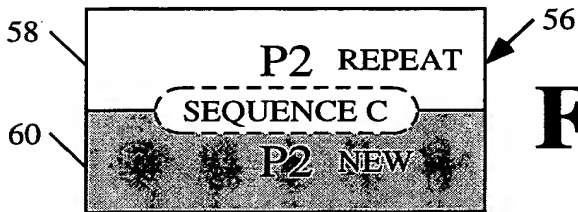


FIG. 5(c)

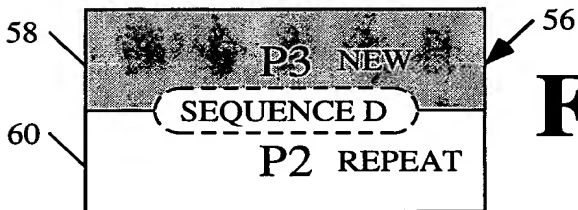


FIG. 5(d)

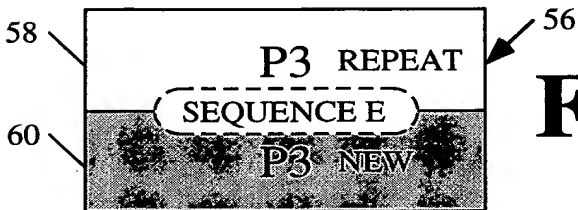


FIG. 5(e)

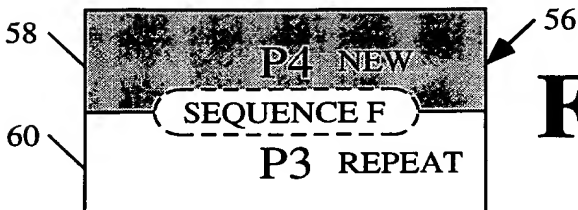


FIG. 5(f)

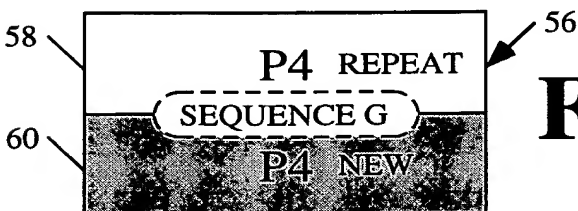


FIG. 5(g)

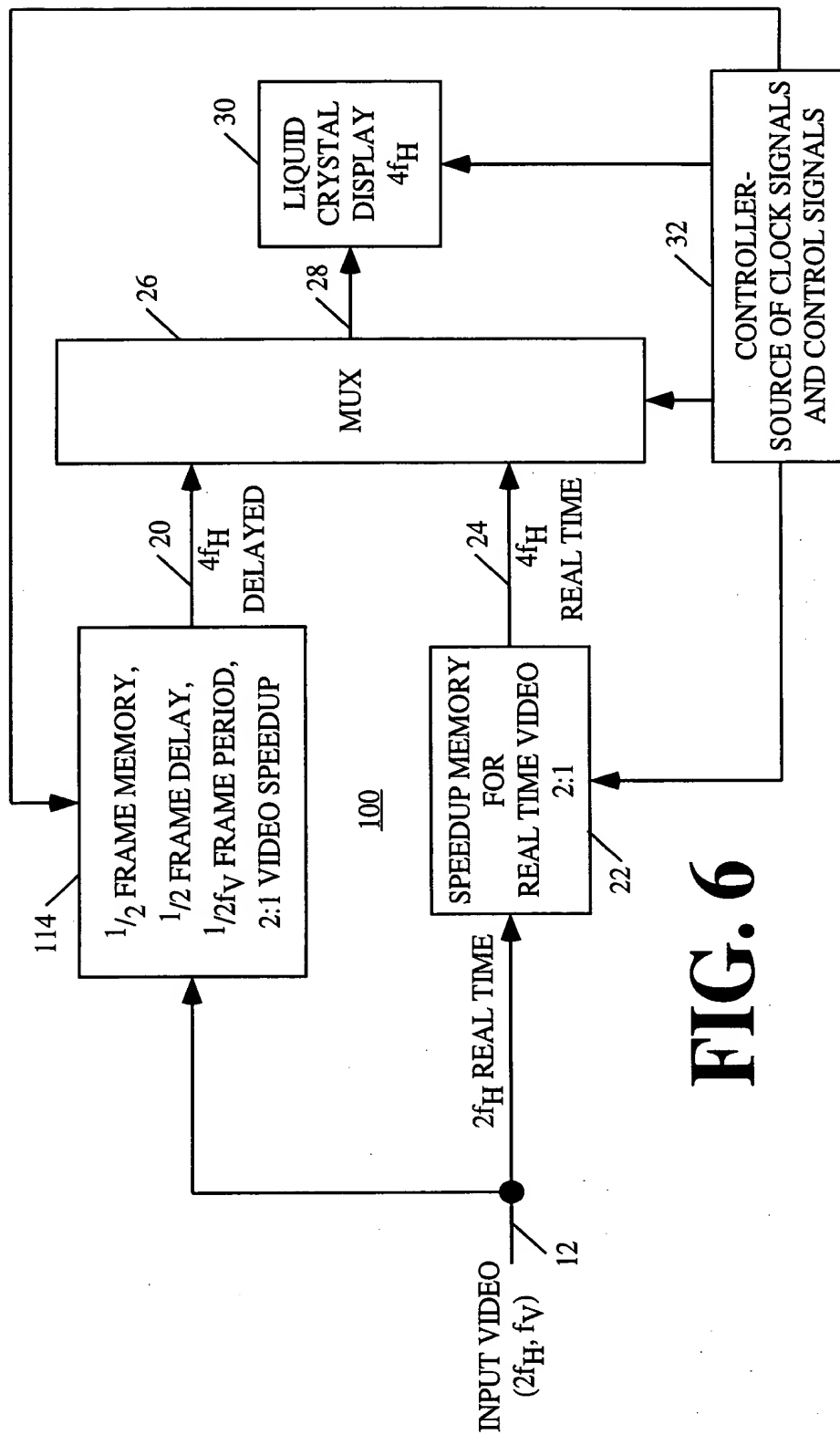


FIG. 6

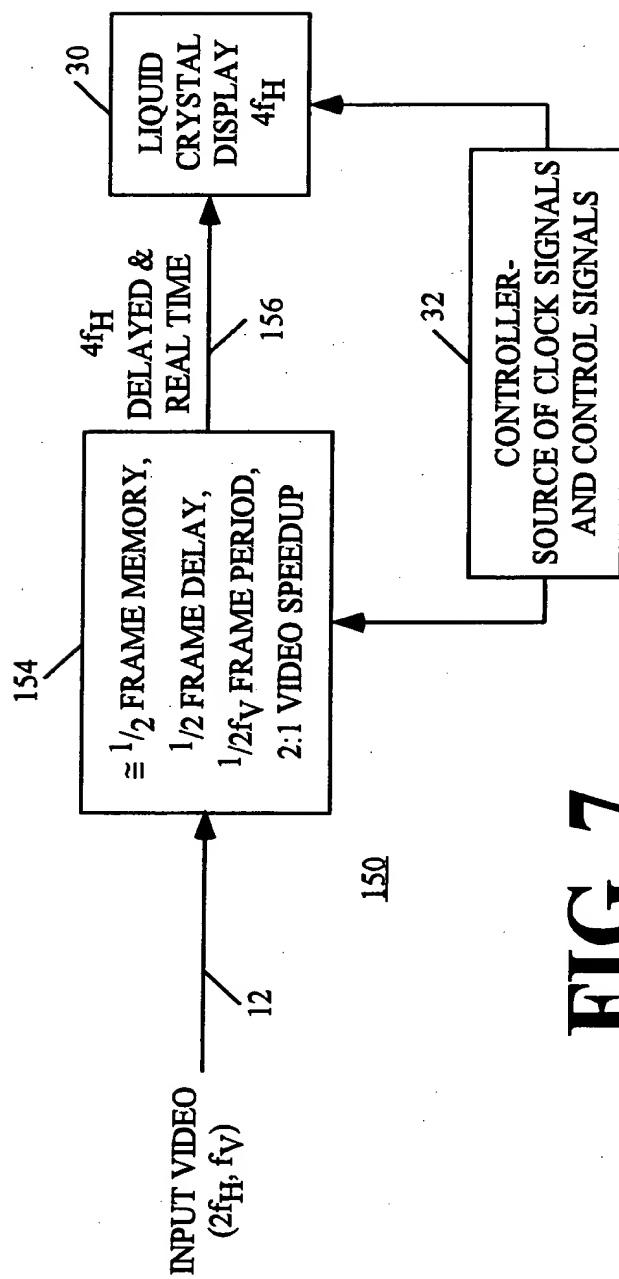


FIG. 7

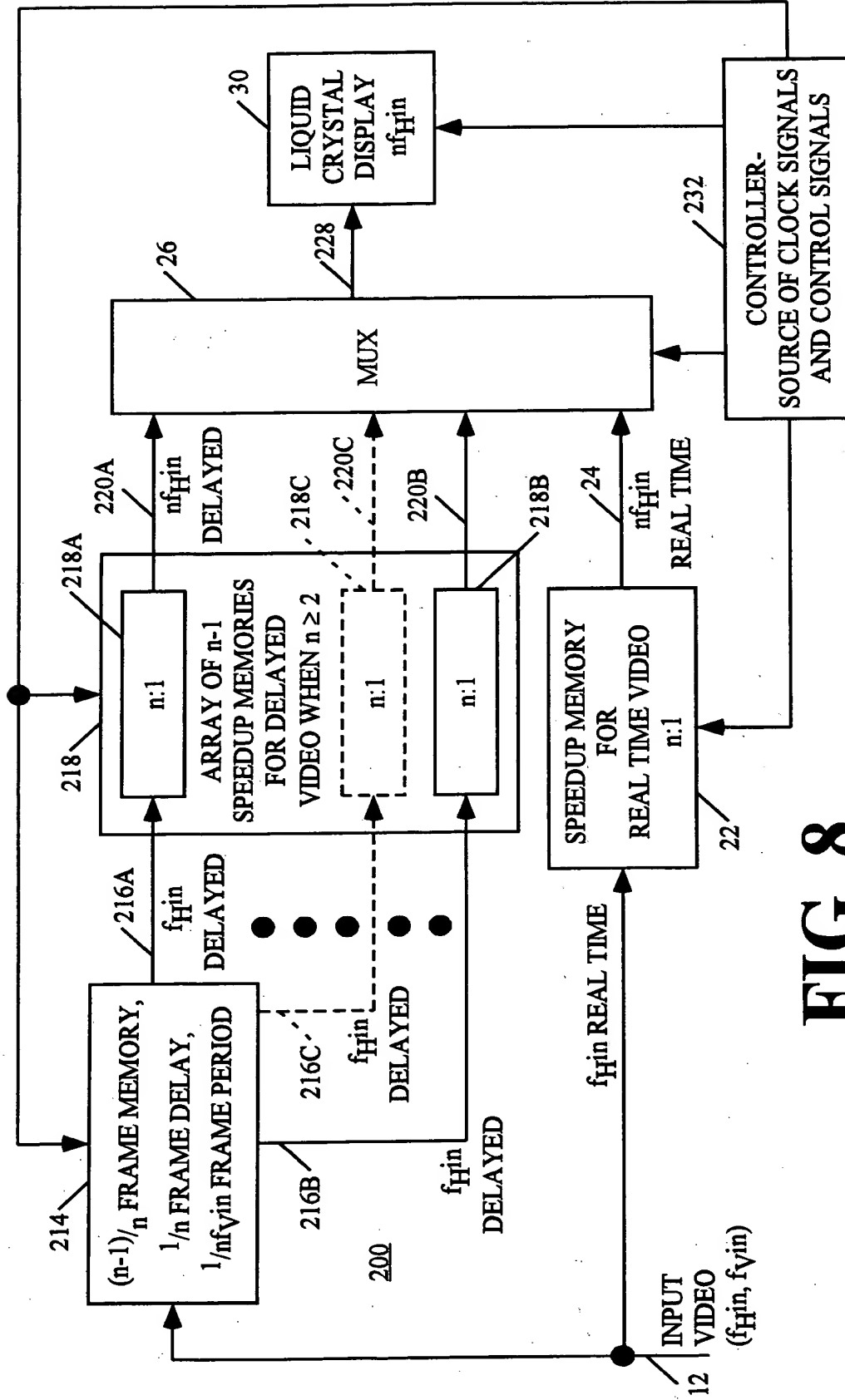


FIG. 8

	$1/nf_{vin}$ IN SECONDS		
f_{vin}	n=2	n=3	n=4
50 Hz	$1/100$	$1/150$	$1/200$
60 Hz	$1/120$	$1/180$	$1/240$

FIG. 9(a)

	nf_{Hin}		
f_{Hin}	n=2	n=3	n=4
$1f_H$	$2f_H$	$3f_H$	$4f_H$
$2f_H$	$4f_H$	$6f_H$	$8f_H$
$3f_H$	$6f_H$	$9f_H$	$12f_H$

FIG. 9(b)

n	DELAY MEMORY SIZE	SPEEDUP MEMORIES IN ARRAY 218	OUTPUT INTERVAL DELAY
2	$1/2$ FRAME	1	$1/2$ FRAME
3	$2/3$ FRAME	2	$1/3$ FRAME
4	$3/4$ FRAME	3	$1/4$ FRAME

FIG. 9(c)